スイッチトキャパシタカウンタとパルスニューロンへの応用

金丸慎太郎

背景と目的

研究室の研究テーマ　全ディジタル位相同期ループ

↓

プログラマブル分周器が回路のほとんどを占める

↓

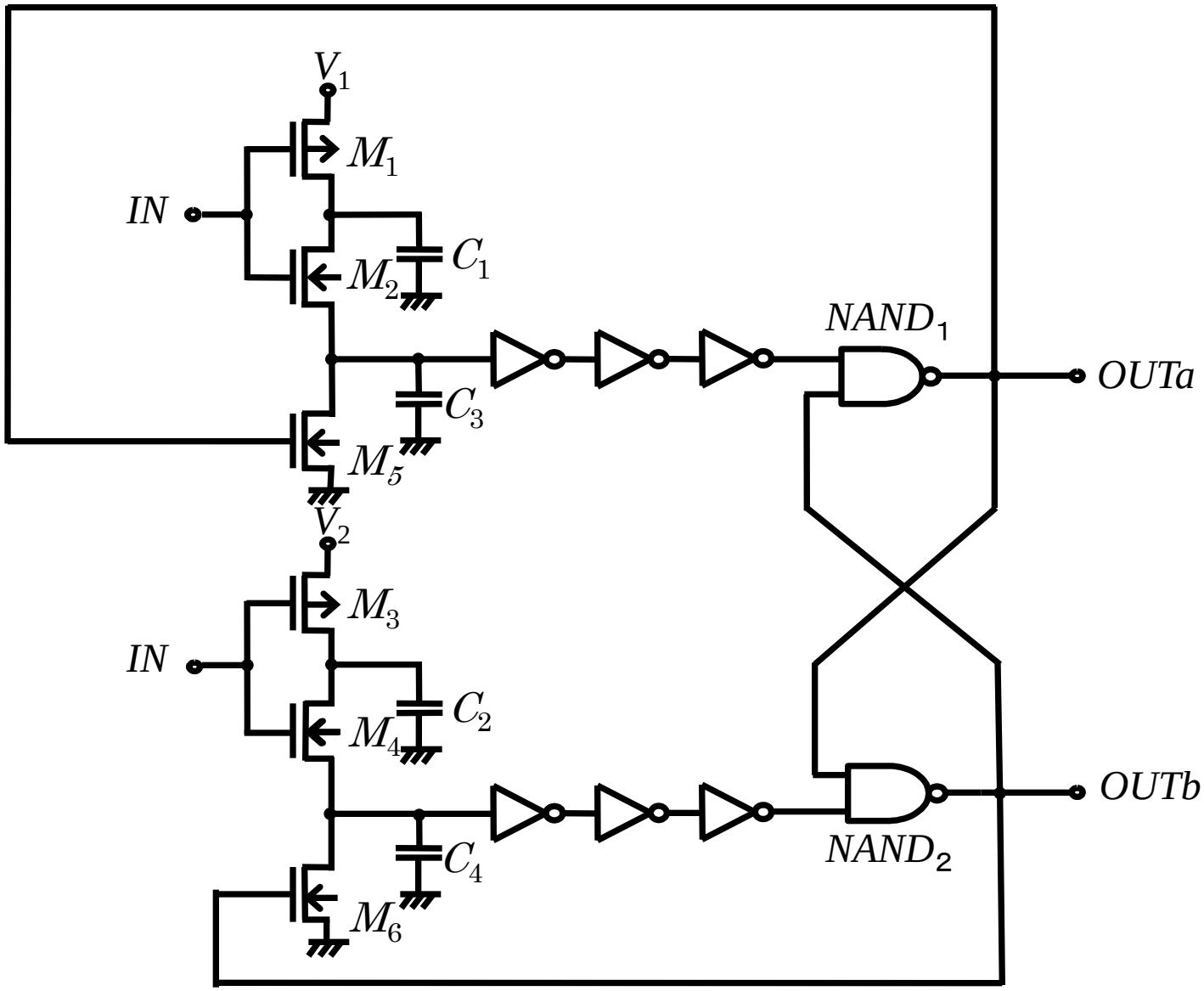
プログラマブル分周器の回路規模の縮小は、全デジタル位相同期ループの回路規模の縮小につながる

↓

課題　プログラマブル分周器の回路規模を縮小せよ

↓

現在検討中　パルスニューロン回路への応用


V1
M1
IN
M2
C1
NAND1
OUTa
C3
M5
V2
M3
IN
M4
C2
OUTb
C4
NAND2
M6

制御電圧と分周比の関係

１回の電荷転送後のa点の電圧を$Va(1)$と表すと,

$$V_a(1) = \frac{V_1 C_1}{C_a + C_1} \qquad (1)$$

２回目の電荷転送後のa点の電圧$Va(2)$は，$Va(1)$を用いて次のように表すことできる.

$$V_a(2) = \frac{V_a(1) C_a + V_1 C_1}{C_a + C_1} \qquad (2)$$

i回目の電荷転送後のa点の電圧は、$Va(i\text{-}1)$を用いて次のように表すことが出来る

$$V_a(i) = \frac{V_a(i-1) C_a + V_1 C_1}{C_a + C_1} \qquad (3)$$

2N分周回路を設計するには、N回の電荷転送でインバータの閾電圧V_{TH}に達すればよいので、次式を満足するように設計すればよい.

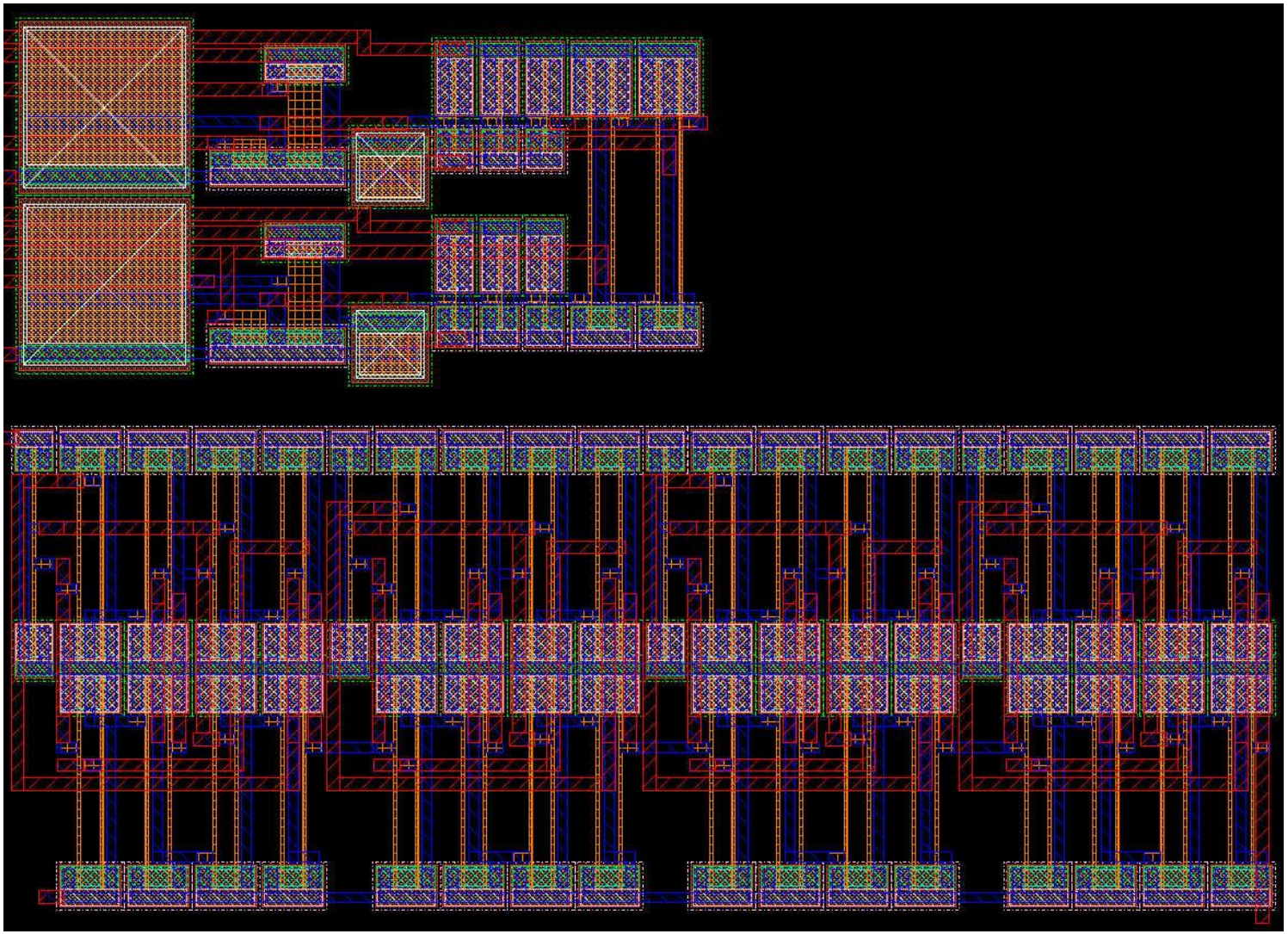
$$V_a(N-1) < V_{TH} < V_a(N) \qquad (4)$$

提案回路

230μm × 430μm

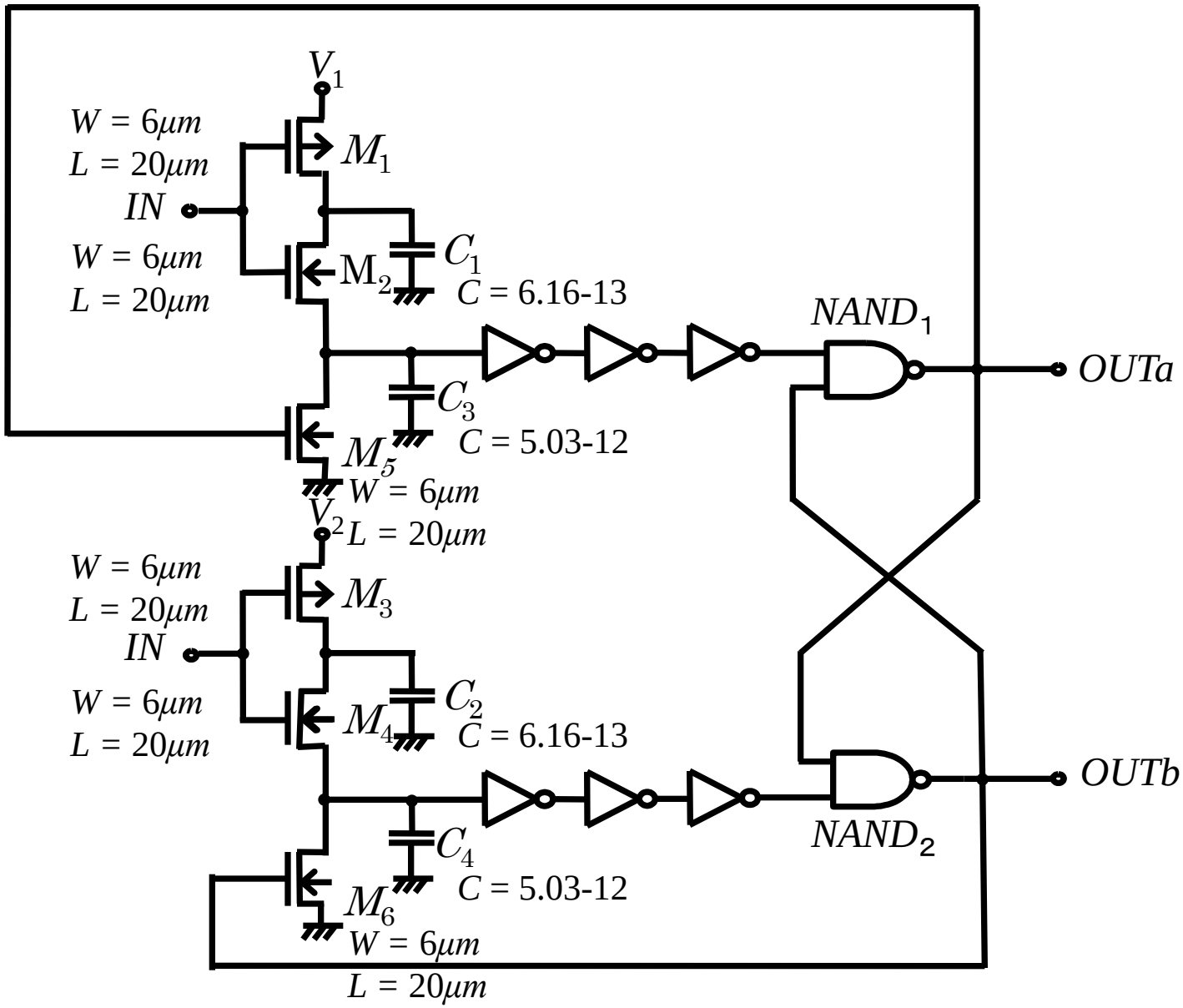
16分周器
（CMOS回路）

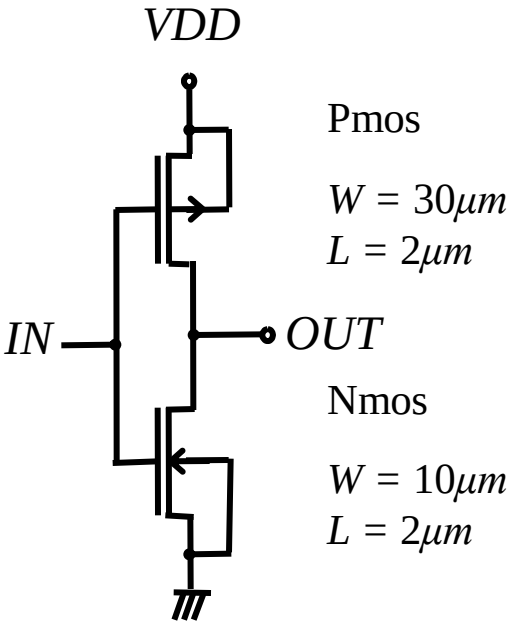
250μm × 800μm



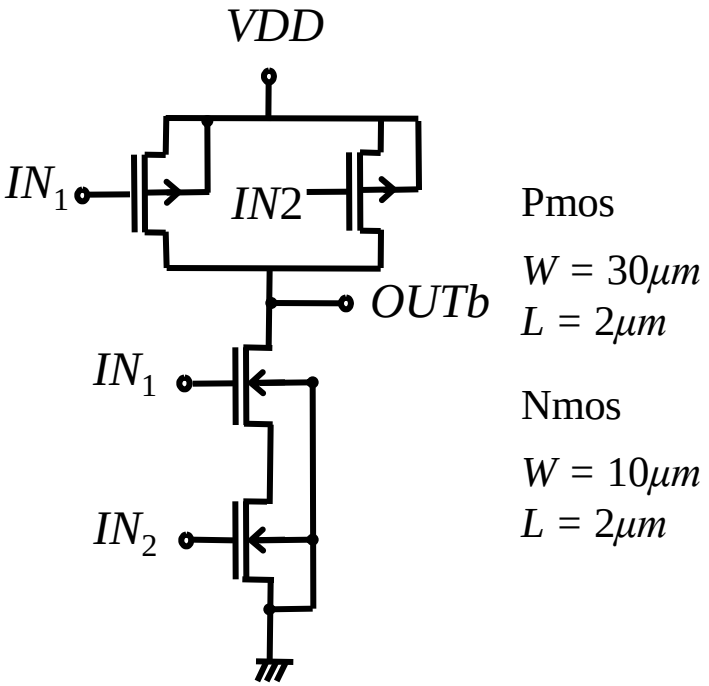
チップ試作

- 提案回路は、ユニーク自作チップコンテストに応募
- 8月20日～8月31日の12日間かけて、北九州市ひびきのの共同研究開発センターにおいて試作

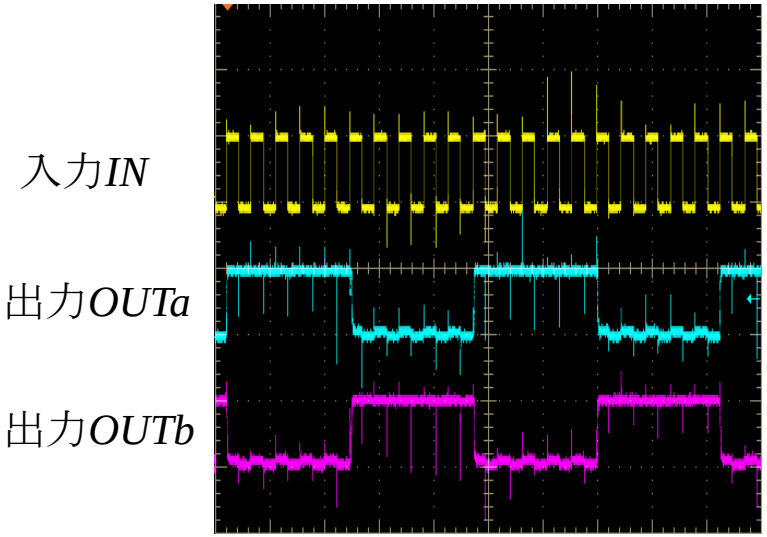

V1
W = 6μm
L = 20μm
M1
IN
W = 6μm
L = 20μm
M2
C1
C = 6.16-13
NAND1
OUTa
C3
C = 5.03-12
M5
W = 6μm
L = 20μm
V2
W = 6μm
L = 20μm
M3
IN
W = 6μm
L = 20μm
M4
C2
C = 6.16-13
OUTb
NAND2
C4
C = 5.03-12
M6
W = 6μm
L = 20μm



NOTゲート

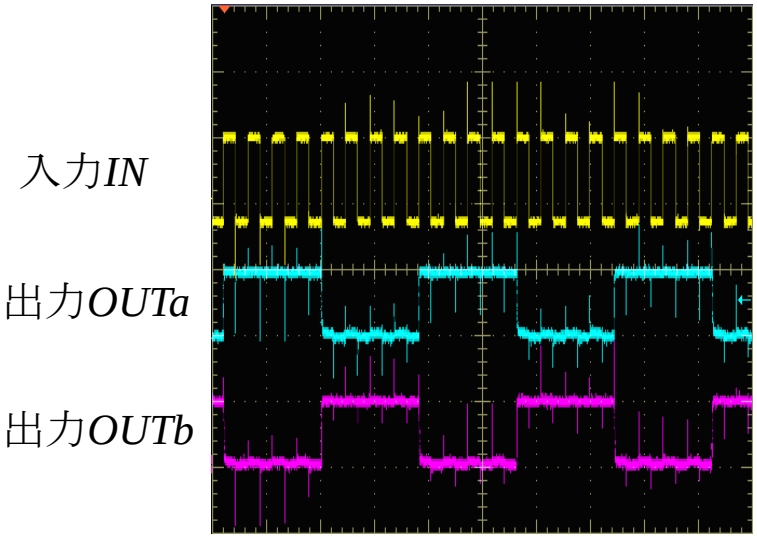


NANDゲート



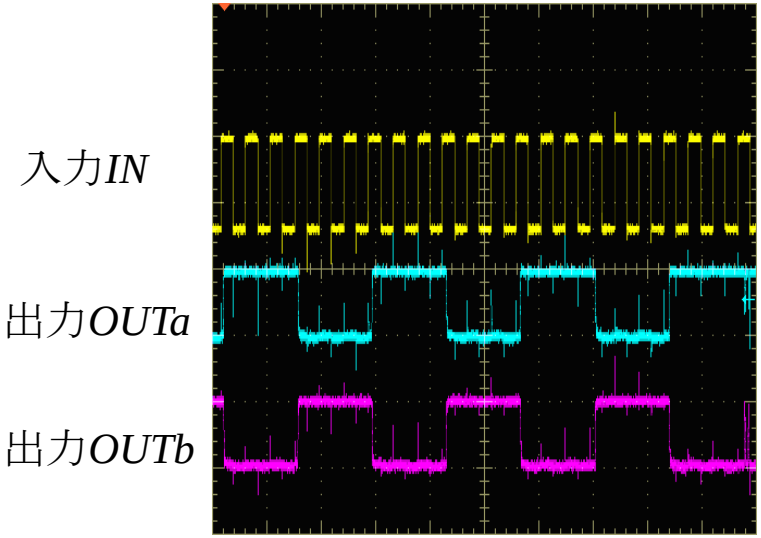
（*VIN*縦軸：2.0V/div　*VOUTa*縦軸：1.0V/div
*VOUTb*縦軸：1.0V/div　横軸：200μs/div）

制御電圧Vc=0.93



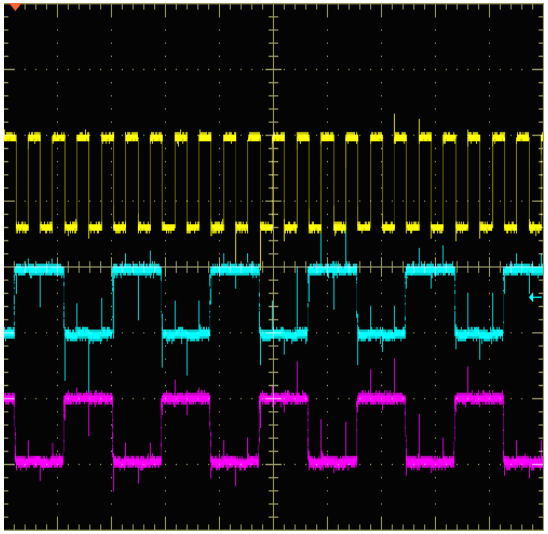
（*VIN*縦軸：2.0V/div　*VOUTa*縦軸：1.0V/div
*VOUTb*縦軸：1.0V/div　横軸：200μs/div）

制御電圧Vc=1.01



（*VIN*縦軸：2.0V/div　*VOUTa*縦軸：1.0V/div
*VOUTb*縦軸：1.0V/div　横軸：200μs/div）

制御電圧Vc=1.19



（*VIN*縦軸：2.0V/div　*VOUTa*縦軸：1.0V/div
*VOUTb*縦軸：1.0V/div　横軸：200μs/div）

制御電圧Vc=1.35

制御電圧とそれに対応した分周比

制御電圧 Vc[V]	分周比
1.35	4
1.19	6
1.01	8
0.93	10

まとめ

・スイッチトキャパシタ回路を用いて分周動作が得られる事を確認した。

・制御電圧の変化により分周比を可変できることを確認できた。

・シミュレーションでは4～20分周で動作したが、試作チップでは4～10分周しか動作しなかった。原因については検討中である。